

P23984.P04

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant : Naoyuki KURIHARA

Serial No. : Not Yet Assigned

Filed : Concurrently Herewith

For : DELAY PROFILE MAKING METHOD AND DELAY PROFILE
MAKING APPARATUS

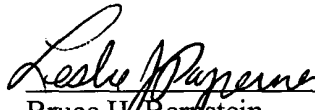
CLAIM OF PRIORITY

Commissioner for Patents
P.O. Box 1450
Alexandria, Virginia 22313-1450

Sir:

Applicant hereby claims the right of priority granted pursuant to 35 U.S.C. 119 based upon Japanese Application No. 2002-229016, filed August 6, 2002. As required by 37 C.F.R. 1.55, a certified copy of the Japanese application is being submitted herewith.

Respectfully submitted,
Naoyuki KURIHARA

 Reg. No. 33,329
Bruce H. Bernstein
Reg. No. 29,027

July 17, 2003
GREENBLUM & BERNSTEIN, P.L.C.
1950 Roland Clarke Place
Reston, VA 20191
(703) 716-1191

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日
Date of Application:

2002年 8月 6日

出 願 番 号
Application Number:

特願2002-229016

[ST.10/C]:

[JP 2002-229016]

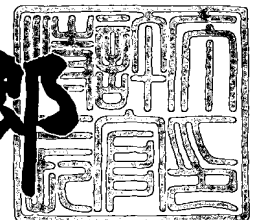
出 願 人
Applicant(s):

松下電器産業株式会社

2003年 5月20日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3037472

【書類名】 特許願

【整理番号】 5037930137

【提出日】 平成14年 8月 6日

【あて先】 特許庁長官殿

【国際特許分類】 H04B 1/707

【発明者】

【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式会社内

【氏名】 栗原 直之

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100105050

【弁理士】

【氏名又は名称】 鷲田 公一

【手数料の表示】

【予納台帳番号】 041243

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9700376

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 遅延プロファイル作成方法および遅延プロファイル作成装置

【特許請求の範囲】

【請求項 1】 C D M A 方式の無線信号をマルチパス環境下で受信し、その受信信号を蓄積メモリにバッファリングした後に、前記受信信号に含まれている、“+ 1”と“- 1”を含む単位パターンの繰り返しからなるシンボル系列について、相関検出器を用いて相関検出を行い、得られた相関値を用いて前記単位パターンを処理単位とする同相加算を行い、その同相加算値を利用した受信信号の電力計算を行って遅延プロファイルを作成する遅延プロファイル作成方法であって、

前記蓄積メモリを第 1 のバンクと第 2 のバンクをもつ複数バンク構成とし、第 1 のパスに相当する受信データを前記第 1 のバンクに蓄積し、次に、第 2 のパスに相当する受信データを前記第 2 のバンクに蓄積しているときに、これと並行して前記第 1 のバンクから前記第 1 のパスに相当する受信データを読み出して前記相関器に与えて相関検出処理を実行し、その相関検出処理が終了した後、前記第 2 のバンクから前記第 2 のパスに相当する受信データを読み出して前記相関器に与えて相関検出処理を実行することを特徴とする遅延プロファイル作成方法。

【請求項 2】 請求項 1 において、

前記蓄積メモリの全体のメモリ容量を、遅延プロファイル作成のためのサーチ区間に相当するデータの容量よりも小さく設計すると共に、

前記遅延プロファイル作成のためのサーチ区間における前記第 1 のパスと前記第 2 のパスの相対的な位置関係にかかわらず、前記第 2 のパスに相当する受信データが前記蓄積メモリの前記第 2 のバンク内に必ず収まるように、すでに獲得している受信信号のタイミングに関する情報に基づいて、前記蓄積メモリの前記第 1 および第 2 のバンクへの蓄積タイミングを適応的に変化させることを特徴とする遅延プロファイル作成方法。

【請求項 3】 請求項 1 において、

前記受信信号に含まれている、“+ 1”と“- 1”を含む単位パターンの繰り返し

返しからなるシンボル系列は、W-CDMA通信方式の物理チャネルの一つであるCPICH (Common Pilot Channel) におけるセカンダリCPICHのパイロット信号のシンボル系列であることを特徴とする遅延プロファイル作成方法。

【請求項4】 蓄積メモリと、マッチドフィルタと、同相加算器を含む受信信号の電力計算を行う電力計算手段と、を含む遅延プロファイル作成装置であって、請求項1～請求項3のいずれかに記載の方法を実行して遅延プロファイルを作成することを特徴とする遅延プロファイル作成装置。

【請求項5】 請求項4記載の遅延プロファイル作成装置を含む、W-CDMA通信方式の規格に対応した受信機。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、遅延プロファイル作成方法および遅延プロファイル作成装置に関する。

【0002】

【従来の技術】

W-CDMA方式の受信器では、レイク合成が可能なパスの到来タイミングを検出するために、同期確立過程の中で遅延プロファイルを作成する。

【0003】

遅延プロファイルの作成手順としては、所定のサーチ期間に対応した受信データを蓄積メモリに一時的に蓄積し、その蓄積が終了した後に、適切なタイミングで読み出して相関検出器（マッチドフィルタ）に供給して相関検出を行い、求められた相関値に関して同相加算を行い、電力計算を行って遅延プロファイルを作成する、というのが一般的である。

【0004】

なお、「同相加算を用いた電力計算」は、受信データ毎に二乗演算を行い、その演算結果を加算する代わりに、同相（つまり、+あるいは-が一致しているデータ同士を複数、累積加算した後、累積加算値について二乗演算をして電力を求める方法である。累積加算をしている分、数値が大きくなってS/Nが向上する

というメリットがある。

【0005】

【発明が解決しようとする課題】

従来、遅延プロファイル作成の基礎となるパイロット信号等のパターンは、“+1”あるいは“-1”という正負が一致した同じデータが、単純に連続しているパターンであった。

【0006】

したがって、マッチドフィルタ（相関検出器）から出力される相関値を、連続的に所定個数だけ累積加算することにより、同相加算演算を効率的に行うことができた。

【0007】

このような場合は、同相加算するシンボル数を変更すること、それほど困難ではなく、効率的に電力計算をしたい場合には、同相加算するシンボル数を増大させればよい。

【0008】

しかし、「W-CDMA移動通信方式：立川啓二著、丸善株式会社、平成13年8月10日第2刷発行、109頁および110頁」に記載されるように、W-CDMA方式の物理チャネルの一つであるCPICH（Common Pilot Channel）におけるセカンダリCPICHでは、パイロットシンボルのパターンとして、“+1”と“-1”が混在するパターンが用いられる。

【0009】

したがって、セカンダリCPICHを対象とした相関検出（主に、アダプティブアンテナ使用時の各パスについてのチャネル推定を行う場合）では、従来のように、単純に相関値を累積加算していくと、正のデータと負のデータが打ち消しあって累積加算値がゼロになってしまい、いつまでたっても相関が検出できない、という事態が生じる。

【0010】

したがって、同相加算を行う場合には、基本パターン毎にデータを切り出し、各基本パターンの対応する位置にあるデータ同士（+、-が同じデータ同士）を

加算するという工夫が必要になる。

【 0 0 1 1 】

例えば、基本パターンが、“+1, -1, -1, +1”であるとすれば、マッチドフィルタの出力を4シンボル毎に区切って取り出し、+1同士、-1同士を加算していく必要がある。

【 0 0 1 2 】

しかし、このように、4シンボルを単位としたデータ処理を行うと、必然的に演算回数が増えるため、累積加算演算処理に要する時間が増大する。したがって、従来のように、サーチ区間分の全受信データを蓄えてから、相関検出を行う方法では、従来に比べて、遅延プロファイル作成までの処理時間が長くなって、迅速な同期獲得の障害となる。

【 0 0 1 3 】

また、セカンダリCPICHを用いた遅延プロファイル作成の場合、4シンボル分のデータ（相関値）の累積加算が終了するまでに、次の4シンボル分がマッチドフィルタから出力されているのが望ましく、しかも、処理効率を考慮すると、4シンボル分のデータが、可能な限りパイプライン的に次々に流れてくることが、重要であり、従来技術では、このような要求に応えることができない。

【 0 0 1 4 】

本発明は、このような問題点に着目してなされたものであり、その目的の一つは、シンボルの基本パターンに+1と-1が混在する場合でも、効率的な、同相加算を用いた遅延プロファイルの作成を可能とすることにある。

【 0 0 1 5 】

【課題を解決するための手段】

本発明の遅延プロファイル作成方法では、受信データを蓄積する蓄積メモリを、複数のバンクをもつ構成とし、蓄積メモリへの受信データのライトと、蓄積メモリからの受信データのリードの同時実行を可能とすることにより、マッチドフィルタ（相関検出器）への受信データの供給タイミングを早めて、遅延プロファイル作成における遅延を防止する。

【 0 0 1 6 】

また、本発明の遅延プロファイル作成方法の一態様では、すでに獲得した受信信号についての情報を活用して、遅延プロファイル作成のためのサーチ期間を、適応的に設定することにより、無駄な時間を最小限に抑制し、受信データを、マッチドフィルタに効率的に供給する。この方法を用いると、蓄積メモリの容量を削減することができ、L S I の専有面積や消費電力の増大の抑制に効果がある。

【 0 0 1 7 】

本発明によれば、W-CDMA通信方式の物理チャネルの一つであるCPICH (Common Pilot Channel) におけるセカンダリCPICHを用いた遅延プロファイル作成を、効率的に行うことができる。

【 0 0 1 8 】

【発明の実施の形態】

以下、本発明の実施の形態について、図面を参照して説明する。

【 0 0 1 9 】

(実施の形態 1)

まず、W-CDMA方式のCPICH (Common Pilot Channel) について説明する。

【 0 0 2 0 】

図 2 (a) , (b) はそれぞれ、CPICHのフレーム構成ならびにCPICHの変調パターンを示す図 (従来の技術の欄で示した書籍の 1 1 0 頁に記載されているものと同じ) である。

【 0 0 2 1 】

図 2 (a) に示すように、CPICHのフレームは複数のスロットからなり、一つのスロットは、所定のシンボルパターンの繰り返しからなっている。

【 0 0 2 2 】

この所定のシンボルパターンは、アダプティブアレイアンテナを用いたダイバシティ通信を想定し、図 2 (b) に示されるように、2 本のアンテナ (アンテナ 1 , アンテナ 2) 毎に異なっている。

【 0 0 2 3 】

つまり、図 2 (a) に示されるように、アンテナ 1 用のシンボルパターンは、従来と同様であり (つまり、+ 1 (図中、1 を A と記載してある) が連続するパ

ターンであり)、一方、アンテナ2用のパターンは、図2(b)の下側に記載されるとおり、“+1, -1, -1, +1”という+と-が混在するパターンの繰り返しである。

【0024】

基地局からは、このような所定のシンボル系列に対して、チャネライゼーションコードとスクランブリングコードが乗算されたものが送信される。このことは、プライマリCPICH, セカンダリCPICHに共通である。

【0025】

プライマリCPICHの特徴としては、常に同じチャネライゼーションコードが使用されること、プライマリスクランブリングコードによりスクランブリングが行われること、一つのセルに唯一つ存在すること、セル全体に送信されること、があげられる。

【0026】

このプライマリCPICHは、移動端末(携帯電話等)が、どのセルに属しているかを判定するための、いわゆる3段階セルサーチ(プライマリ・シンクロナイゼーションコードの受信タイミングの検出, スクランブリングコードグループの同定およびフレームタイミングの検出, スクランブリングコードの同定の3段階の処理を行う)に用いられる他、下りチャネルのプライマリCCPCHや、AICH等に対するチャネル推定処理のための位相リファレンスとして使用される。

【0027】

一方、セカンダリCPICHの特徴としては、固定レートであれば、任意のシンクロナイゼーションコードを使用可能であること、プライマリスクランブリングコード, セカンダリスクランブリングコードのいずれでスクランブルしてもよいこと、一つのセルにいくつか存在する可能性があり、また存在しない可能性もあること、セルの一部のエリアのみに送信してもよいこと、があげられる。

【0028】

このセカンダリCPICHは、アダプティブアレイアンテナを使用する場合の、チャネル推定用の位相リファレンスとして、主に使用される。

【0029】

ここで、注目すべきことは、セカンダリCPICHは、セカンダリCPICHを用いた相関検出を行う時点では、プライマリCPICHを用いた３段階セルサーチが完了しており、すでに基地局との間でダウンリンクの拡散符号の同期が確立されていることである。

【 0 0 3 0 】

したがって、すでに獲得された基地局との同期情報（受信信号のタイミングに関する情報）から、セカンダリCPICHの受信タイミングは、ほとんどわかっている（少なくとも予測可能である）。

【 0 0 3 1 】

本実施の態様では、すでに獲得したタイミング情報を活用して、セカンダリCPICHに関する遅延プロファイル作成のためのサーチ期間をダイナミックに変更し、サーチ範囲を最小化する。これにより、効率的なサーチが可能となり、受信データを蓄積するための蓄積メモリの容量および消費電力も、低減することができる。

【 0 0 3 2 】

さらに、本実施の態様では、蓄積メモリを、複数のバンクをもつ構成（マルチバンク構成）とし、複数のバンクへのリードあるいはライトを並列に行うことで、効率的な受信データのバッファリングを実現する。

【 0 0 3 3 】

以下、図 1，図 3，図 4，図 5 を用いて具体的に説明する。

【 0 0 3 4 】

図 1 の W-CDMA 方式の受信機（遅延プロファイル作成装置を含む）は、基地局（BS）10 からの送信波をアンテナ（ANT）で受信し、アナログレシーバ 20 で周波数変換等を行い、A/D変換器 30 でデジタル信号に変換する。A/D変換器からは、QPSK変調信号の I（同相）信号と、Q（直交）信号とが並列に出力される。

【 0 0 3 5 】

受信データを一時的に蓄積するための蓄積メモリ 50 a，50 b（それぞれ、I 信号用、Q 信号用である）は、バンク 1，バンク 2 をもつ 2 バンク構成となっており、一方のバンクに対してライトアクセスを行いながら、他方のバンクから

リードアクセスを行うことができる。リード／ライトのアドレスは、アドレス制御部 5 1 a, 5 1 b によって制御される。

【 0 0 3 6 】

アドレス制御部 5 1 a, 5 1 b には、プロセッサ（受信機のシステムを統括的に制御する）4 0 から、リード／ライトの開始位置を示すスタートアドレス（およびリード／ライトのタイミング）に関する情報が与えられる。

【 0 0 3 7 】

プロセッサ 4 0 は、プライマリ CPICH を用いて先に取得されたセルサーチ結果などの獲得済の情報（既得情報）に基づき、リード／ライトのスタートアドレスやリード／ライトのタイミングを適応的に決定する。

【 0 0 3 8 】

蓄積メモリ 5 0 a, 5 0 b から読み出された受信データは、マッチドフィルタ 6 0 a, 6 0 b に送られ、コード発生器 7 0 a, 7 0 b から発生する拡散コード（スクランブリングコード）との相関が検出される。

【 0 0 3 9 】

マッチドフィルタ 6 0 a, 6 0 b からシリアルに出力される相関値は、4 シンボルを処理単位とする同相加算器 8 0 a, 8 0 b に送られ、同相加算演算が実行される。4 シンボルを単位とするのは、図 2 (a), (b) を用いて説明したように、本実施の形態で問題としているセカンダリ CPICH では、パイロットシンボルのパターンが、“+ 1” と “- 1” が混在したパターンであり時系列的に単純に加算したのでは、「同相加算」処理にはならないことを考慮したものである。

【 0 0 4 0 】

同相加算器 8 0 a, 8 0 b はそれぞれ、4 シンボル分のデータを蓄積するレジスタ 8 2 a, 8 2 b, 8 2 c, 8 2 d を有している。そして、累積加算器 8 4 a, 8 4 b を用いて、4 シンボルを単位として、同じ位置にある同じ符号（+, -）のシンボル同士の加算が行われる。

【 0 0 4 1 】

そして、二乗演算回路 9 0 a, 9 0 b にて二乗演算が行われ、加算器 1 0 0 にて I, Q それぞれの相関値の二乗値を加算して受信電力が求められる。そして、

平均化回路 1 1 0 にて平均化処理を施し、ピーク検出回路 1 2 0 にて、受信電力のピークが現われるタイミングと電力値を求め、これにより、遅延プロファイルが作成される。

【 0 0 4 2 】

上述のように、4 シンボル単位で同相加算を行うと、従来のように多数のシンボルについて一括して同相加算を行うことができないため、演算回数が増大し、また、効率的な処理を行うためには、可能な限り、4 シンボルの相関値が次々とパイプライン的に出力される必要があり、受信データのバッファリングに工夫を要することになる。

【 0 0 4 3 】

以下、受信データのバッファリングに関して、具体的に説明する。

【 0 0 4 4 】

ここでは、図 1 にも示されるように、基地局 1 0 からの送信パスとして、3 つ以上のパス（パス①～パス③を含む）が存在するものとして説明する。

【 0 0 4 5 】

複数のパスが存在するといっても、遅延プロファイル作成のためのサーチ期間内においてそれらのパスの到来タイミングがどのように分布しているかは、状況に応じて異なる。

【 0 0 4 6 】

図 3 の上側に示されるケース（a）では、サーチ区間 A（時刻 $t_0 \sim t_8$ ）において、各パス（①～③）の波が相互に近接して到来しているが、下側に示されるケース（b）では、各パス（①～③）の到来タイミングが、サーチ区間 A の全体に渡って分布している。

【 0 0 4 7 】

ケース（a）の場合、蓄積メモリ 5 0 a, 5 0 b に対するライト／リードは効率的に行えるが、ケース（b）の場合、パス②、パス③の到来が遅いため、蓄積メモリへのライトアクセスが非効率的となる。

【 0 0 4 8 】

しかし、ケース（b）のような場合でも、次のサーチ区間 B（時刻 $t_8 \sim t_{12}$ ）

0) も考慮に入れると、各パスの信号は、かなり近接して得られるのであり、このことを活用すれば、サーチ範囲自体を、区間 A の半分程度にすることが可能である。

【 0 0 4 9 】

つまり、サーチ区間 A の終了間際の時刻 t_7 に、パス③の信号が得られ、次のサーチ区間 B の開始直後の時刻 t_9 に、パス①の信号（図中、①' と記載）が現われ、サーチ区間 B の中頃の時刻 t_{14} において、パス②の信号（図中、②' と記載）が現われ、時刻 t_{19} にパス③の信号（③' と記載）が現われる。

【 0 0 5 0 】

したがって、サーチ区間を、区間 A（時刻 $t_0 \sim t_8$ ）から区間 C（時刻 $t_6 \sim t_{15}$ ）に変更すると、約半分のサーチ区間内に、すべてのパスの信号が収まることになる。

【 0 0 5 1 】

上述のように、セカンダリ CPICH を用いた相関検出時点では、プライマリ CPICH を用いたセルサーチが完了している。したがって、若干の時間のずれに伴う信号の変動や、アダプティブアレイアンテナの使用という受信条件の変化があるものの、セルサーチの過程で得られたタイミング情報から、セカンダリ CPICH の出現タイミングは、ほぼ予測することが可能である。

【 0 0 5 2 】

したがって、既得情報に基づき、図 3 に示すように、サーチ区間のダイナミックな変更を行うことにより、サーチ区間自体を短縮でき、これに伴い、蓄積メモリの容量を削減することができる。

【 0 0 5 3 】

また、図 3 のケース（b）からわかるように、サーチ区間 A を基準としてサーチを行う場合には、パス①の信号を受信してから、次のパス②の信号を受信するまでの期間の最大は、ほぼ、サーチ期間 A の長さと同じであるが、サーチ区間を区間 C に変更すれば、パス①の信号を受信してから、次のパス②の信号を受信するまでの期間の最大は、サーチ区間 A の約半分程度までに短縮される。これにより、パス①の信号に続いてパス②の信号をマッチドフィルタ 60 a, 60 b に、

効率的に供給することができる。

【 0 0 5 4 】

例えば、蓄積メモリに蓄積したパス①の信号をマッチドフィルタ 6 0 a, 6 0 b に供給し、マッチドフィルタ 6 0 a, 6 0 b が相関検出処理を行い、その処理が終了したものとする。

【 0 0 5 5 】

しかし、次のパス②の信号の到来（蓄積）が遅れているために、マッチドフィルタ 6 0 a, 6 0 b に対するデータの供給が遅れた場合には、それだけ、遅延プロファイル作成処理が遅延する。

【 0 0 5 6 】

これに対して、次のサーチ区間も考慮してサーチ区間を適応的にシフトすることにより、パス②は、少なくとも、パス①のタイミングからサーチ区間 A の約半分の期間内に必ず現われることが保証されるから、パス①の信号に続いて、パス②の信号を、少なくとも所定の期間内に確実にマッチドフィルタ 6 0 a, 6 0 b に供給することができる。このことは、データをパイプライン的に、効率的に供給することに役立つ。同様に、パス③以降の信号についても、マッチドフィルタに、効率的に供給することができる。

【 0 0 5 7 】

図 4 (a) ～ (d) に、蓄積メモリ 5 0 a (5 0 b) への受信データのライトおよび蓄積メモリ 5 0 a (5 0 b) からのリードの手順を示す。

【 0 0 5 8 】

図 4 (a) では、パス①の受信信号をバンク 1 に蓄積する（スタートアドレスは、プロセッサ 4 0 により指定される）。

【 0 0 5 9 】

次に、図 4 (b) に示すように、パス②の受信信号をバンク 2 の所定のアドレス（プロセッサ 4 0 により指定される）に蓄積しつつ、同時に、バンク 1 からパス①の信号をリードして、マッチドフィルタ 6 0 a (6 0 b) に供給する。

【 0 0 6 0 】

次に、図 4 (c) に示すように、パス③の受信信号をバンク 2 の他のアドレス

（プロセッサ 4 0 により指定される）に蓄積しつつ、同時に、バンク 2 からパス ②の信号をリードして、マッチドフィルタ 6 0 a（6 0 b）に供給する。

【 0 0 6 1 】

以下、同様に、図 4（d）に示すように、パス ④の信号をバンク 1 にライトしつつ、同時に、バンク 2 からパス ③の受信信号をリードし、マッチドフィルタ 6 0 a（6 0 b）に供給する。

【 0 0 6 2 】

以上説明した、マルチパス環境下で受信した各パスの信号のバッファリングを行う回路の構成と動作をまとめると、図 5（a），（b）に示すようになる。

【 0 0 6 3 】

図 5（a）は、2 バンク構成の蓄積メモリ 5 0 a，5 0 b を用いて、プロセッサ 4 0 によりアドレス指定しながら、各バンクに対するライト／リードの並行したアクセスを実行しつつ、可能な限り効率的に、パイプライン的に受信データをマッチドフィルタ 6 0 a（6 0 b）に供給していくバッファ回路を示している。

【 0 0 6 4 】

図 5（b）は、バンク 1，2 に対するライト期間／リード期間と、マッチドフィルタ 5 0 a（5 0 b）における相関演算処理期間をまとめて示す図である。

【 0 0 6 5 】

図 5（b）中、ライトアクセス期間は太い黒の矢印で示されており、リードアクセス期間は太い白抜きの矢印によって示されており、相関演算期間は、実線の矢印で示されている。

【 0 0 6 6 】

図 8 は、サーチ区間内の各パスの受信信号をすべて蓄積した後、順次、受信信号を読み出して相関演算を実行する従来方式のタイミング図である（比較例のタイミング図）。

【 0 0 6 7 】

図 5（b）と図 8 との比較から明らかなように、本実施の形態のバッファリングによれば、可能な限りデータをパイプライン化して、効率的にマッチドフィルタに供給することができる。

【 0 0 6 8 】

本発明は、図 5 (a) に示されるような構成に限定されるものではなく、例えば、図 6 (a) に示されるように、蓄積メモリを 3 バンク構成とすることもできる。この場合の回路動作は、図 6 (b) に示すように、バンク 1 ～バンク 3 をパス①～③に順次、ライトしていき、一方、そのライトアクセスと並行してリードアクセスを実行して、データを効率的にマッチドフィルタ 6 0 a (6 0 b) に供給する。

【 0 0 6 9 】

(実施の形態 2)

図 7 は、実施の形態 1 で示した、遅延プロファイル作成装置を内蔵した、W-CDMA方式の受信機の全体構成を示すブロック図である。

【 0 0 7 0 】

図示されるように、このW-CDMA受信機は、アダプティブアレイアンテナ 9 0 1 a , 9 0 1 b と、高周波信号処理部 9 0 2 と、A/D変換部 9 0 3 と、データ復調部 9 0 4 と、データ復号部 9 0 5 と、コーデック部 9 0 6 と、タイミング検出部 9 0 7 と、クロック発生部 9 0 8 と、タイミングコントロール部 9 0 9 と、を有する。

【 0 0 7 1 】

遅延プロファイル作成装置は、図 7 の、タイミング検出部 9 0 7 に設けられている。

【 0 0 7 2 】

図 7 のW-CDMA方式の受信機では、IMT2000の無線アクセス標準規格が要求する性能を、ベースバンド回路（システムLSI）のサイズならびに消費電力を抑制しつつ実現することができる。

【 0 0 7 3 】

本発明の技術思想は、携帯電話等の移動体通信分野におけるシステムLSIに利用して効果的を発揮するが、これに限定されるものではなく、短い期間内に多くの演算を実行する必要がある、かつパイプライン的なデータ供給が要求される場合のデータのバッファリングに、広く応用することができる。

【 0 0 7 4 】

【発明の効果】

以上説明したように、本発明によれば、パウロットシンボルのパターンに+1と-1が混在する場合でも、効率的な、同相加算を用いた遅延プロファイルの作成が可能となる。したがって、IMT2000の無線アクセス標準規格が要求する性能を、ベースバンド回路（システムLSI）のサイズならびに回路の消費電力を抑制しつつ実現することができる。

【図面の簡単な説明】

【図 1】

本発明の遅延プロファイル作成装置の構成の一例を示すブロック図

【図 2】

(a) CPICH（共通パイロットチャネル）のフレーム構成を示す図

(b) 各アンテナについてのパイロットパターンを示す図

【図 3】

図 1 の遅延プロファイル作成装置における、サーチ区間の適応的な変更について説明するための図

【図 4】

(a) 蓄積メモリのバンク 1 に対する、ライトアクセス示す図

(b) 蓄積メモリのバンク 1, 2 に対する、ライトアクセス／リードアクセスを示す図

(c) 蓄積メモリのバンク 1, 2 に対する、ライトアクセス／リードアクセスを示す図

(d) 蓄積メモリのバンク 1, 2 に対する、ライトアクセス／リードアクセスを示す図

【図 5】

(a) 本発明の遅延プロファイル作成装置において用いられるバッファリング回路の構成の一例を示すブロック図

(b) バッファリング動作ならびに相関演算のタイミングの一例を示す図

【図 6】

(a) 本発明の遅延プロファイル作成装置において用いられるバッファリング回路の構成の他の例を示すブロック図

(b) バッファリング動作ならびに相関演算のタイミングの他の例を示す図

【図 7】

本発明の遅延プロファイル作成装置を内蔵した、W-CDMA方式の受信機の全体構成を示すブロック図

【図 8】

比較例としての従来の、受信データバッファリング方式のタイミングを示す図

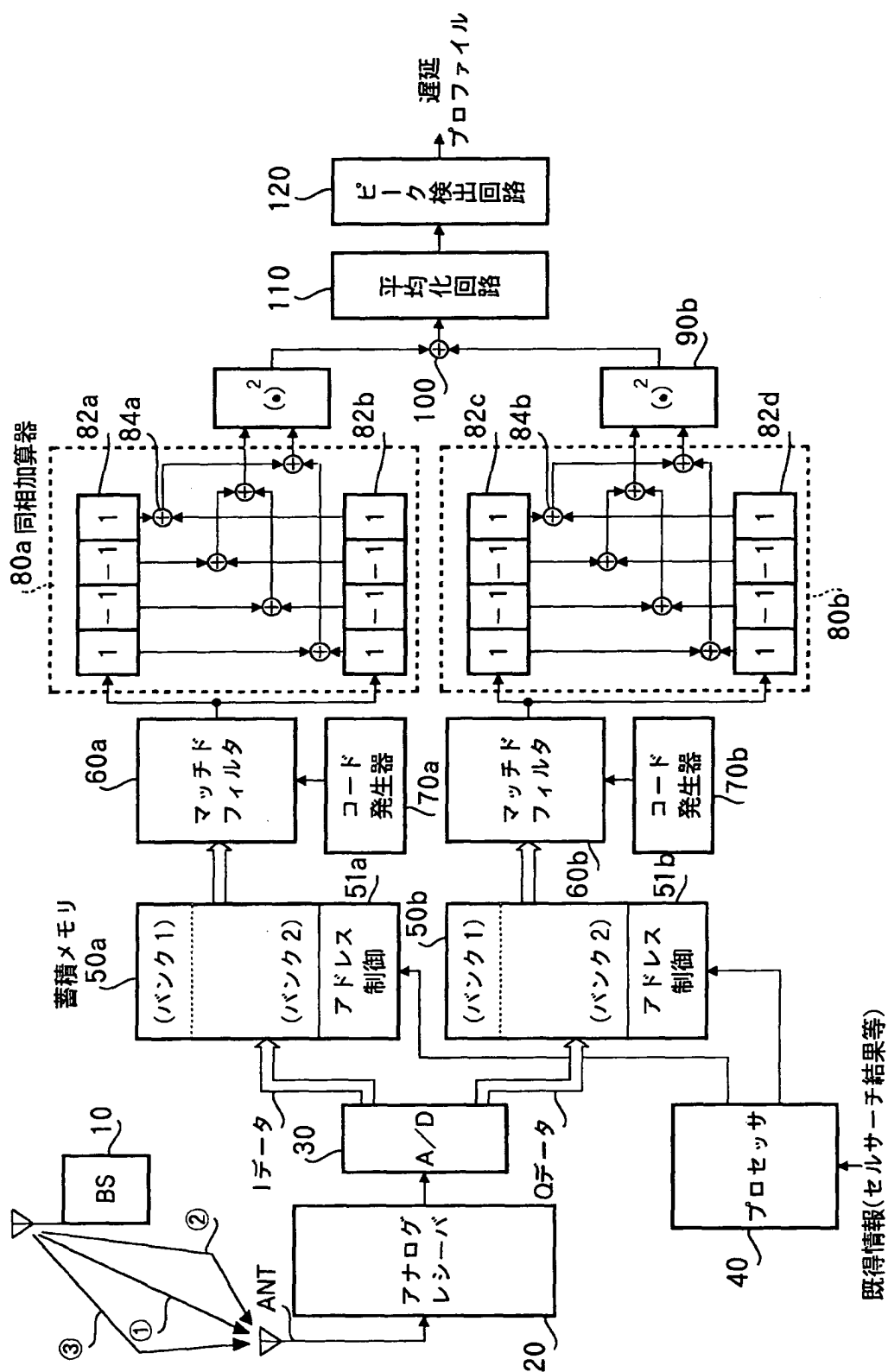
【符号の説明】

- 1 0 基地局
- 2 0 アナログレシーバ
- 3 0 A/D変換器
- 4 0 プロセッサ
- 5 0 a, 5 0 b 蓄積メモリ
- 6 0 a, 6 0 b マッチドフィルタ
- 8 0 a, 8 0 b 同相加算器
- 8 2 a ~ 8 2 d 4 シンボルを蓄積するためのレジスタ
- 8 4 a, 8 4 b, 1 0 0 加算器
- 9 0 a, 9 0 b 二乗演算回路
- 1 1 0 平均化回路
- 1 2 0 ピーク検出回路

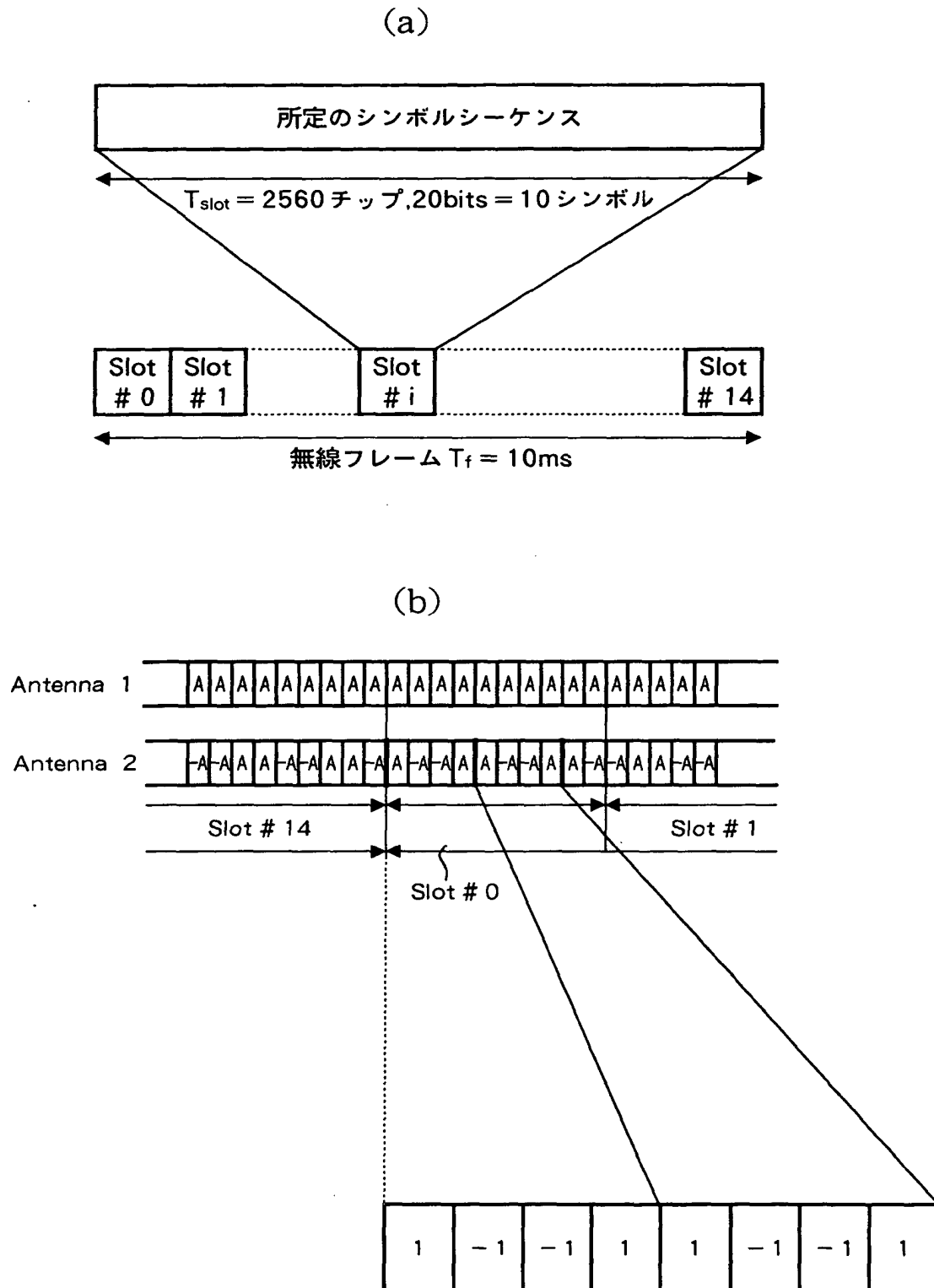
【書類名】

図面

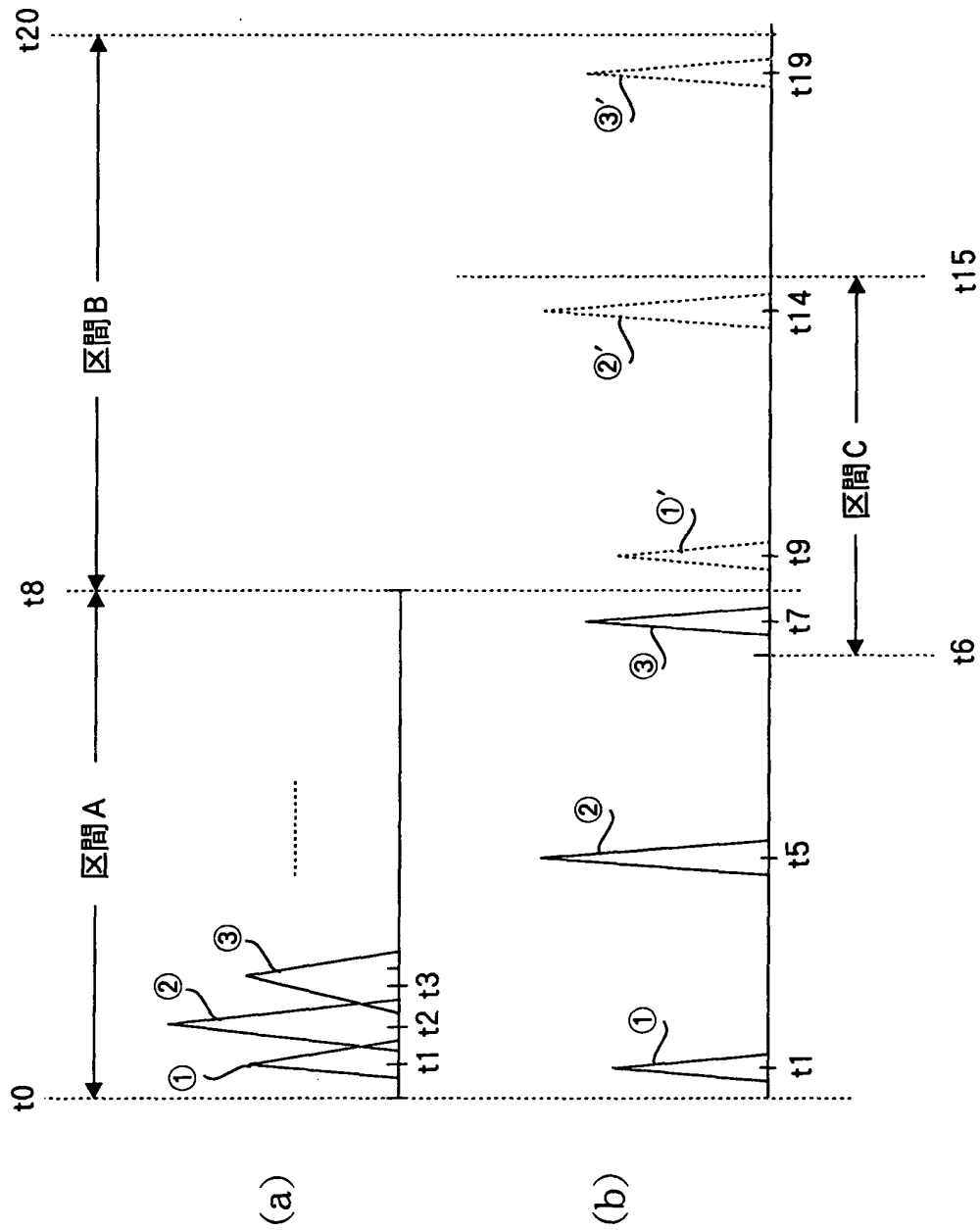
【図 1】



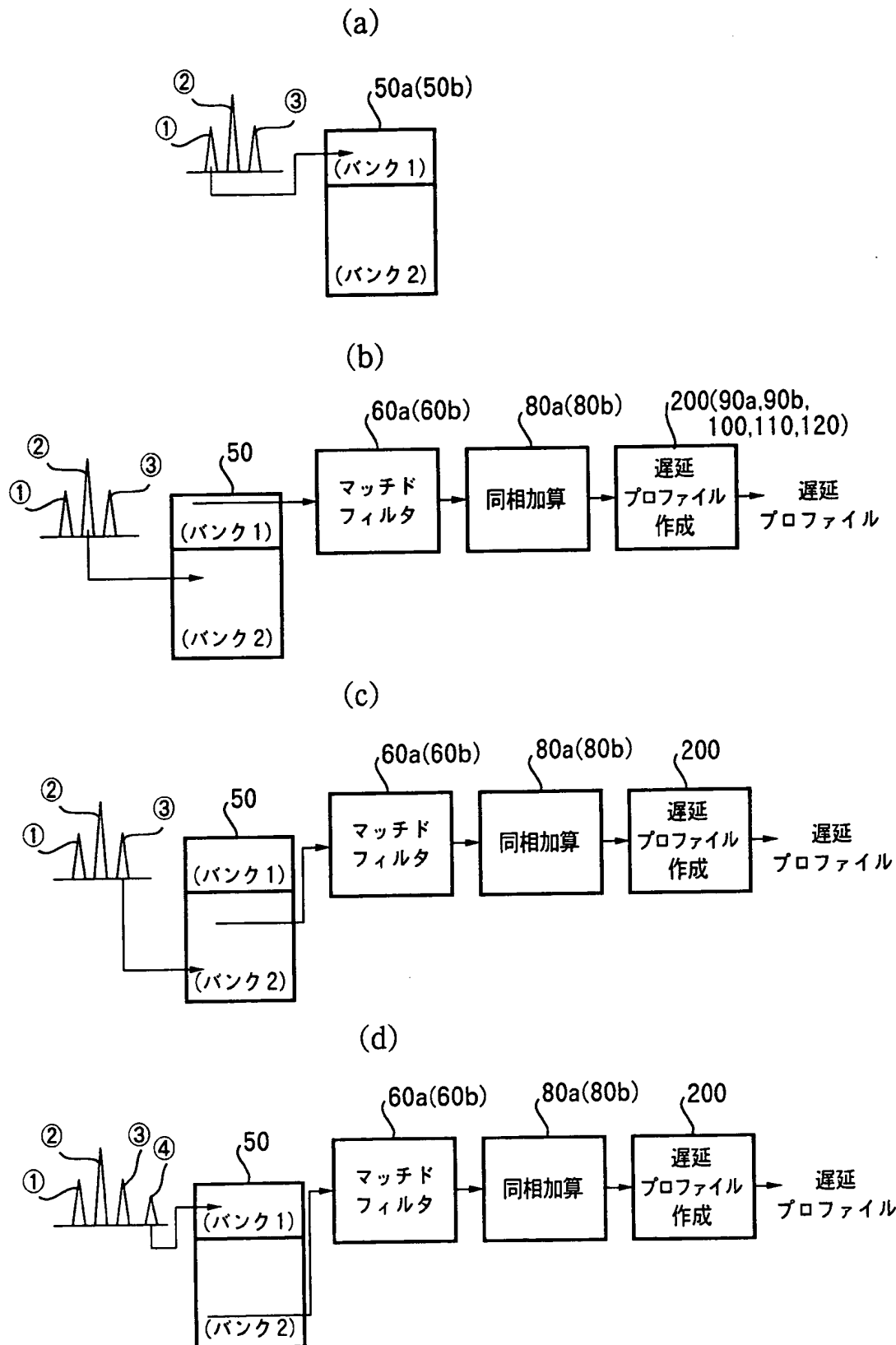
【図 2】



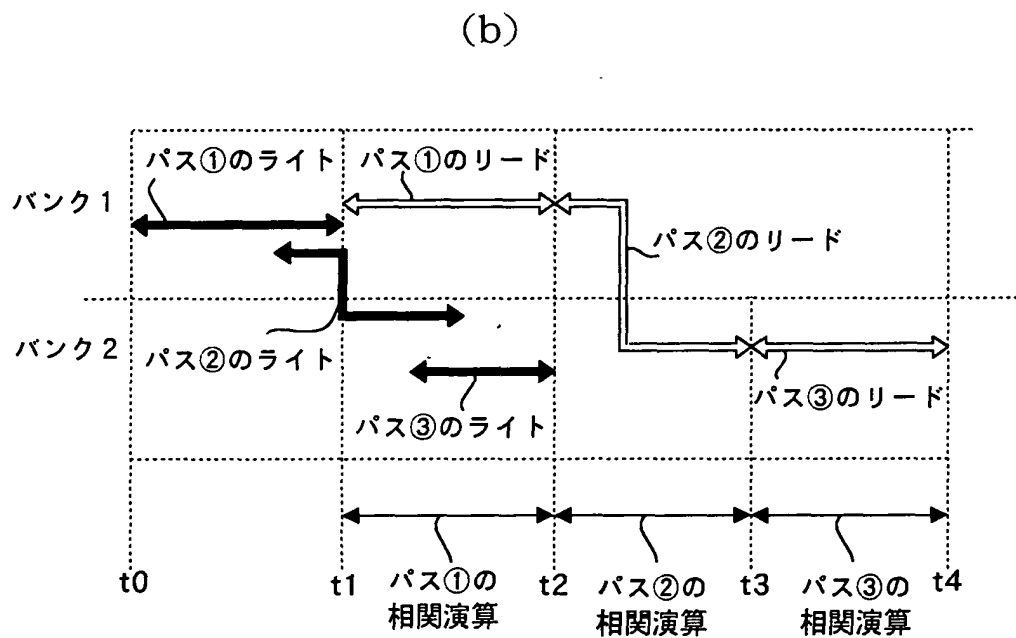
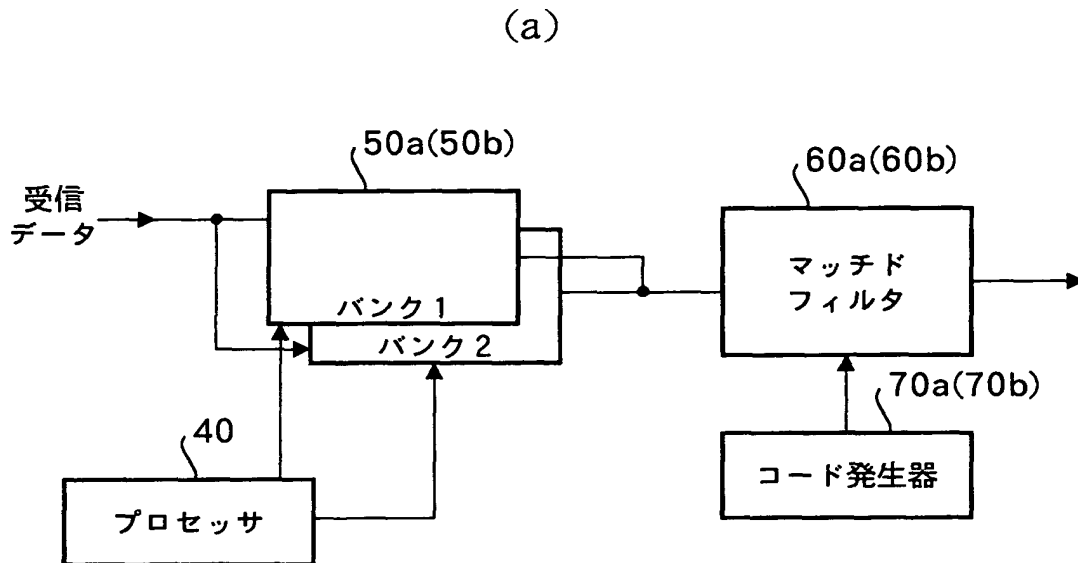
【図 3】



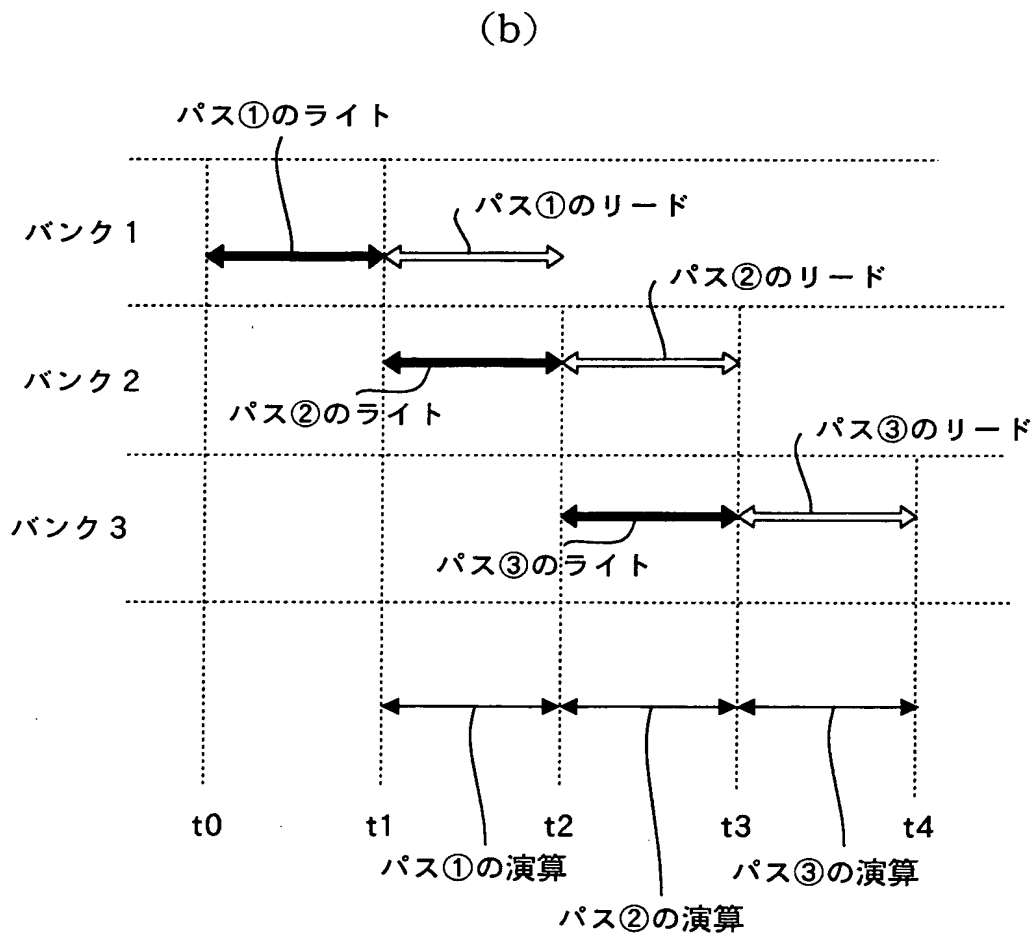
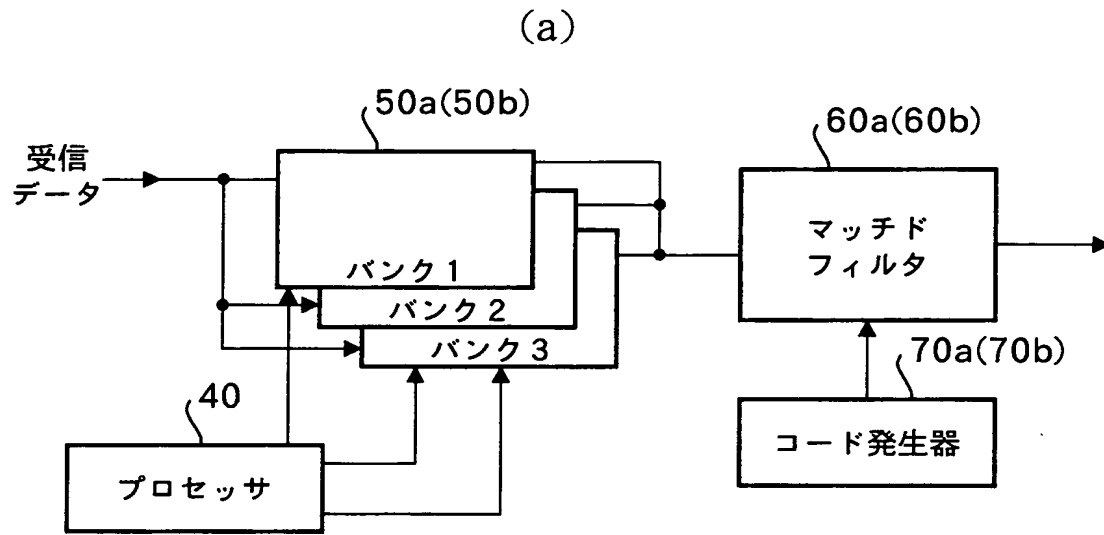
【図 4】



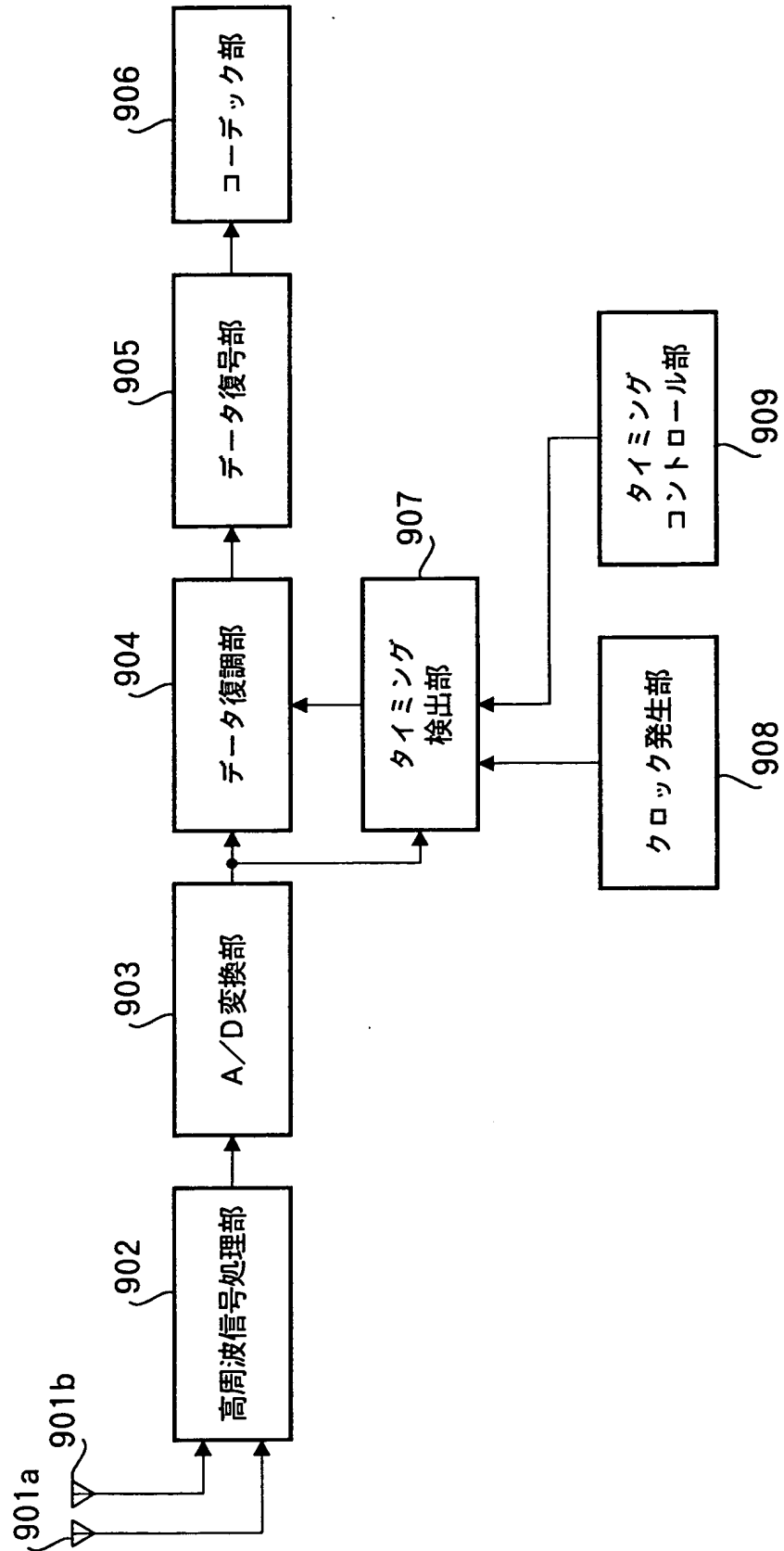
【図 5】



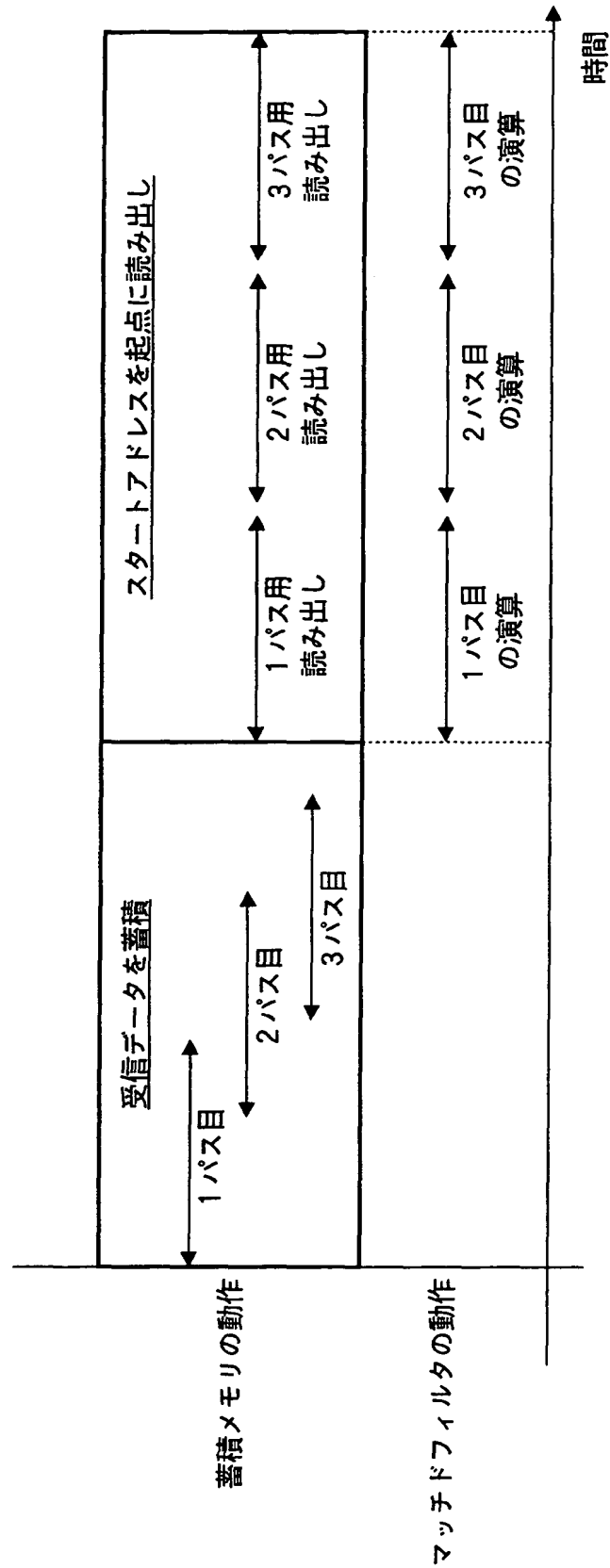
【図 6】



【図 7】



【図 8】



【書類名】 要約書

【要約】

【課題】 W-CDMA通信方式におけるセカンダリCPICH（共通パイロットチャンネル）に対する、同相加算を用いた遅延プロファイルの作成を、効率的に行うこと。

【解決手段】 マルチパス環境下で受信した受信信号を、2つのバンクをもつ蓄積メモリ50a, 50bにバッファリングし、ライトとリードの重複を許容しつつ、可能な限りパイプライン的に受信データを、マッチドフィルタ60a, 60bに供給し、同相加算器80a, 80bにて、4シンボルを単位として同相加算を行う。蓄積メモリ50a, 50bにおけるバッファリングでは、プロセッサ40が、すでに獲得されているタイミング情報に基づきサーチ区間を、適応的に変更する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日
[変更理由] 新規登録
住 所 大阪府門真市大字門真1006番地
氏 名 松下電器産業株式会社